

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-060591

(43)Date of publication of application : 06.03.2001

(51)Int.Cl.

H01L 21/3205

H01L 21/304

H01L 21/301

(21)Application number : 11-235619

(71)Applicant : ROHM CO LTD

(22)Date of filing : 23.08.1999

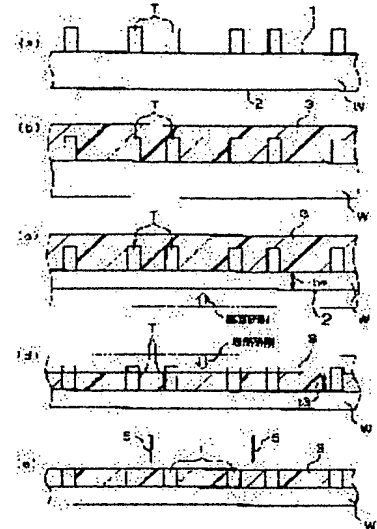
(72)Inventor : SHIBATA KAZUTAKA

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To manufacture a thin-type semiconductor device, using a simple manufacturing process.

**SOLUTION:** A salient electrode T is formed on a front surface 1 of a wafer W, and then a protective resin layer 3 is formed over the entire region of the front surface 1 of the wafer W. After that, the wafer W is thinned by the back-surface grinding of the wafer W, and the head part of the salient electrode T is exposed by grinding the side of the front surface 1. After that, a dicing saw 5 is used for cutting into semiconductor chip pieces.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-60591

(P2001-60591A)

(43)公開日 平成13年3月6日(2001.3.6)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テームコード*(参考)
H 0 1 L 21/3205		H 0 1 L 21/88	K 5 F 0 3 3
21/304	6 3 1	21/304	6 3 1
21/301		21/78	A

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21)出願番号 特願平11-235619

(22)出願日 平成11年8月23日(1999.8.23)

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 柴田 和孝

京都市右京区西院溝崎町21番地 ローム株式会社内

(74)代理人 100087701

弁理士 稲岡 耕作 (外2名)

Fターム(参考) 5F033 HH07 HH13 PP27 QQ46 RR21

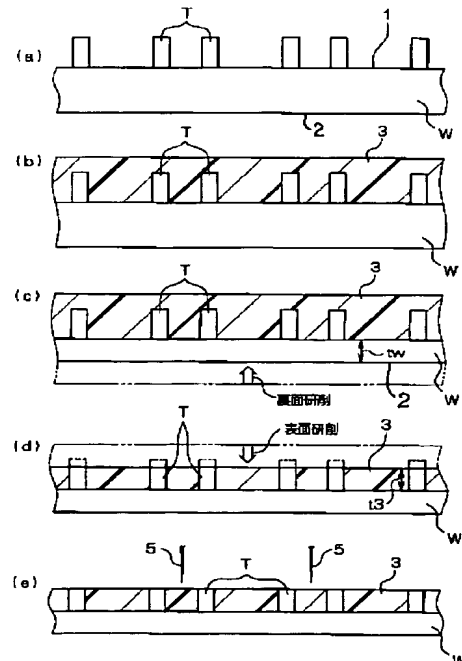
SS21 VV07 XX33

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】薄型の半導体装置を簡単な製造工程で製造する。

【解決手段】ウエハWの表面1に突起電極Tが形成され、その後に、ウエハWの表面1の全域に保護樹脂層3が形成される。その後、ウエハWの裏面研削によりウエハWが薄型化され、さらに、その表面1側の研削により、突起電極Tの頭部が露出させられる。その後に、ダイシングソー5を用いて、半導体チップの個片への切り出しが行われる。



## 【特許請求の範囲】

【請求項1】半導体基板の表面に突起電極を形成する電極形成工程と、  
前記突起電極が形成された半導体基板の表面の全域に保護樹脂層を形成する工程と、  
前記半導体基板の裏面を研磨または研削することにより、前記半導体基板を薄型化する裏面研削工程と、  
前記半導体基板の表面側を研磨または研削することにより、前記突起電極を露出させる表面研削工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】前記半導体基板には、複数の半導体装置を構成する素子が形成されており、  
前記電極形成工程では、前記複数の半導体装置のための複数の突起電極が形成され、  
前記表面研削工程および裏面研削工程を経た半導体基板を切断することにより、半導体装置の個片を切り出す切り出し工程をさらに含むことを特徴とする請求項1記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、薄型の半導体装置の製造方法に関する。

## 【0002】

【従来の技術】半導体チップの薄型化のために、素子および配線などの形成が完了した半導体ウエハ（以下、単に「ウエハ」という。）の裏面側を研削する裏面研削工程が、従来から行われている。この裏面研削工程は、一般には、ウエハの表面に軟質性の保護フィルムを貼り付け、この保護フィルムを介してウエハを砥石に押し付け、その状態でウエハを回転させることによって、行われてきた。

【0003】しかし、ウエハから個々のチップを切り出すための切り出し工程ではウエハがロボットでハンドリングされ、また、切り出されたチップをリードフレームにマウントする工程においてはチップがロボットでハンドリングされるから、過度に薄型化を追求すれば、ハンドリング時におけるウエハやチップの破損につながり、歩留まりが低下する。とくに、ウエハが大口径化してきた今日では、裏面研削により薄型化されたウエハは、容易に破損してしまうおそれがある。

【0004】このような問題を解決するために、たとえば、特開平11-150090号公報には、ウエハの表面に突起電極群を形成した後に、このウエハ表面に樹脂膜を形成し、この樹脂膜を保護強化板として用いることが提案されている。この公開公報の半導体装置の製造方法では、樹脂膜の形成後にウエハの裏面研削が行われ、さらに、樹脂膜の表層部分がエッチングにより除去されることにより突起電極群が露出させられるようになっている。その後は、スクライブラインに沿って樹脂膜が除去され、さらに、保護膜としての窒化膜が突起電極を回

避した領域に形成され、その後に、スクライブラインに沿ってウエハが切断されて、個々のチップが切り出されるようになっている。

【0005】この方法では、裏面研削後のウエハは樹脂膜により強化されており、また、個々のチップも樹脂膜により強化されている。そして、外部電極となる突起電極が当該樹脂膜に埋設された構造となっている。これにより、ウエハおよびチップを、これらの破損を生じさせることなく良好にハンドリングでき、かつ、ワイヤボンディングなどを用いて外部端子を引き出す構成に比較して、半導体装置を著しく薄型化できる。

## 【0006】

【発明が解決しようとする課題】しかし、上述の先行技術の製造方法では、突起電極群を露出させるためにエッチングを行う必要があり、この際、すべての突起電極を確実に露出させることができるようにエッチング条件を定めなければならないから、工程が複雑で時間がかかる。そこで、この発明の目的は、簡単な工程で突起電極を確実に露出させることができ、したがって、半導体装置の全体の製造工程を簡単にすることができる半導体装置の製造方法を提供することである。

## 【0007】

【課題を解決するための手段および発明の効果】上記の目的を達成するための請求項1記載の発明は、半導体基板の表面に突起電極を形成する電極形成工程と、前記突起電極が形成された半導体基板の表面の全域に保護樹脂層を形成する工程と、前記半導体基板の裏面を研磨または研削することにより、前記半導体基板を薄型化する裏面研削工程と、前記半導体基板の表面側を研磨または研削することにより、前記突起電極を露出させる表面研削工程とを含むことを特徴とする半導体装置の製造方法である。

【0008】前記裏面研削工程と表面研削工程とは、いずれが先に行われてもよい。請求項1の発明によれば、半導体基板の表面に形成された突起電極は、表面研削処理により、半導体基板の表面を覆って形成される保護樹脂層を研磨または研削することによって、露出させることができる。したがって、突起電極は、エッチングによる場合よりも、簡単かつ確実に、しかも短時間で露出させることができる。そして、裏面研削工程および表面研削工程においては、保護樹脂層が半導体基板を補強する役割を果たすため、裏面研削工程において、半導体基板を薄く研削しても、半導体基板のハンドリングに支障を来すおそれがない。

【0009】このようにして、薄型の半導体装置を、簡単な製造工程で生産できるようになり、かつ、その生産性も向上できる。請求項2記載の発明は、前記半導体基板には、複数の半導体装置を構成する素子が形成されており、前記電極形成工程では、前記複数の半導体装置のための複数の突起電極が形成され、前記表面研削工程お

および裏面研削工程を経た半導体基板を切断することにより、半導体装置の個片を切り出す切り出し工程をさらに含むことを特徴とする請求項1記載の半導体装置の製造方法である。

【0010】この発明によれば、複数の半導体装置（半導体チップ）が1枚の半導体基板（半導体ウエハ）上に形成され、この半導体基板から個々の半導体装置を切り出す前に、裏面研削処理および表面研削処理が行われる。この場合に、切り出し工程に至るまでの半導体基板は、その表面の保護樹脂層によって補強されているから、たとえ半導体基板自体の厚みが薄くても、ハンドリング時に破損が生じるおそれがない。そして、切り出し工程時においても、半導体基板は保護樹脂層によって保護されているので、その破損が生じることがない。

【0011】

【発明の実施の形態】以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。図1は、この発明の一実施形態にかかる半導体装置の製造方法を工程順に示す図解的な断面図である。図1の半導体ウエハW（以下、単に「ウエハW」という。）は、種々の素子形成工程および配線形成工程などを経ていて、活性表層領域側の面である表面1は窒化膜などからなる保護膜（パッシベーション膜）で覆われている。そして、この保護膜からは、外部との電気接続のためのパッドが露出させられている。

【0012】このパッド上に、図1(a)に示すように、たとえば、金（Au）からなる複数の突起電極Tが形成される（電極形成工程）。この突起電極Tは、たとえば、電解めっきにより形成され、その保護膜表面からの高さは、たとえば、25 $\mu$ m程度とされることが好ましい。突起電極Tは、円柱状または四角柱状などの柱状のものであることが好ましい。その材料としては、金のほかにも、半田などを適用することができる。

【0013】突起電極Tの形成の後には、図1(b)に示すように、半導体ウエハWの表面1のはほぼ全面に、保護樹脂層3が形成される（保護樹脂形成工程）。この保護樹脂層3は、たとえば、エポキシ樹脂などからなり、たとえば、スクリーン印刷法によって形成される。そして、この保護樹脂層3は、突起電極Tを埋没させることができる厚さで形成されることが好ましい。具体的には、保護樹脂層3の厚みは、100 $\mu$ m程度とされることが好ましく、これにより、後述の表面研削処理の後にも、裏面研削処理を経たウエハWを補強する機能を十分に発揮することができる。

【0014】続いて、図1(c)に示すように、たとえばグラインダーを用いて、半導体ウエハWの裏面2が研削される（裏面研削工程）。これにより、ウエハWは、所定の厚さ $t_w$ （たとえば、 $t_w$ は、50 $\mu$ mの範囲）にまで薄型化される。この裏面研削工程の際には、半導体ウエハWの表面1は、保護樹脂層により保護されている

ので、保護フィルムなどを用いる必要はない。さらに、図1(d)に示すように、同じく、たとえばグラインダーを用いて、半導体ウエハWの表面1側が研削される（表面研削工程）。正確には、保護樹脂層3の表面が研削されて、すべての突起電極Tの頭部が露出させられ、突起電極Tが露出した後は、保護樹脂層3および突起電極Tの両方の研削が同時進行する。この表面研削処理は、たとえば、保護樹脂層3の層厚 $t_3$ がたとえば、50 $\mu$ m程度になるまで行われる。この表面研削処理の後には、保護樹脂層3の表面と突起電極Tの頂面とは面一になる。この表面研削工程においては、ウエハWの裏面が、たとえば、真空チャック装置などによって保持されなければならないが、ウエハWの裏面はとくに保護する必要がないから、保護フィルムなどを用いる必要はない。

【0015】この後は、図1(e)に示すように、スクライブラインに沿って、ダイシングソー5で保護樹脂層およびウエハWが切断され、図2に斜視図を示す半導体チップCの個片が切り出される（切り出し工程）。裏面研削工程および表面研削工程では、ウエハWの表面1に形成された保護樹脂層3によりウエハWの全体が補強されている。したがって、ウエハWの破損を生じることなく、ウエハWの研削を良好に行えるから、ウエハWの薄型化を有利に行える。

【0016】また、切り出し工程の前におけるウエハWのハンドリングの際や、ダイシングソー5によりウエハWを切断する際にも、保護樹脂層3がウエハWを補強しているから、ウエハWや半導体チップCの破損が生じるおそれがない。したがって、ウエハWを所望の厚さに薄型化することができ、これにより、半導体チップCの薄型化に貢献することができる。図2に示す半導体チップCの最終形態においては、保護樹脂層3は、ウエハWの表面1（活性表面）を保護しており、かつ、この保護樹脂層3から突起電極Tの頂面が露出しているため、この半導体チップCのさらなるパッケージングは不要である。したがって、極めて薄型化された半導体パッケージを得ることができる。

【0017】以上のようにこの実施形態によれば、ウエハWに対して表面側および裏面側の両面から研削処理を行うことによって、極めて簡単で、かつ、短時間の処理で、突起電極Tを確実に露出させた薄型の半導体チップCを製造することができる。これにより、薄型の半導体チップCの製造工程を簡単にすることができ、かつ、その生産性の向上に寄与することができる。この発明の一実施形態について説明したが、この発明は、他の形態で実施することも可能である。たとえば、上述の実施形態では、裏面研削工程（図1(c)）を先に行い、その後に表面研削工程（図1(d)）を行うようにしているが、表面研削工程を先に行い、その後に裏面研削工程を行うようにしても差し支えない。その他、特許請求の範囲に記載された事項の範囲で種々の変更を施すことが可能であ

る。

【図面の簡単な説明】

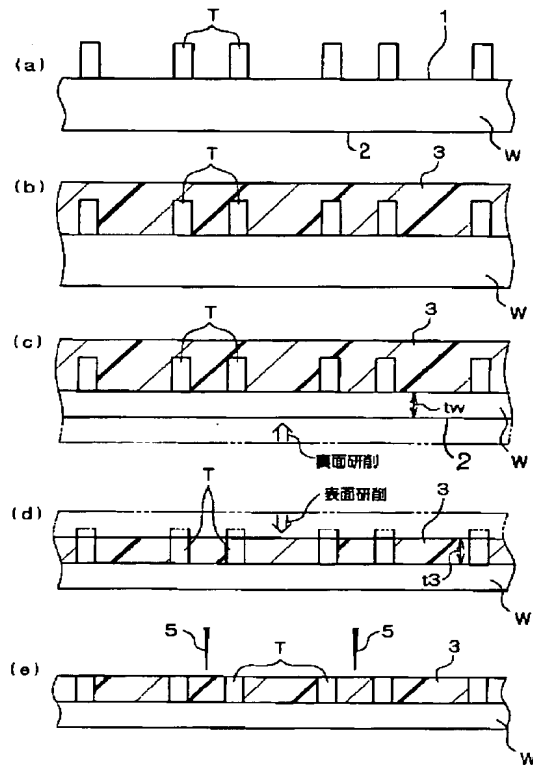
【図 1】 この発明の一実施形態に係る半導体装置の製造方法を工程順に示す図解的な断面図である。

【図 2】 前記製造方法により製造された半導体チップの図解的な斜視図である。

＊【符号の説明】

T 突起電極  
W 半導体ウエハ（半導体基板）  
C 半導体チップ  
3 保護樹脂層  
5 ダイシングソー

【図 1】



【図 2】

